

Plan Docente de la materia

“Estructura de Computadores”

I. Descripción y contextualización

<i>Identificación y características de la materia</i>				
<i>Denominación y código</i>	Estructura de Computadores			
<i>Curso y Titulación</i>	2º de Ingeniería Técnica en Informática de Sistemas			
<i>Area</i>	Arquitectura y Tecnología de Computadores			
<i>Departamento</i>	Informática			
<i>Tipo</i>	Obligatoria (6T+6P) créditos LRU		Básica	
<i>Coefficientes</i>	Practicidad: 3 (Medio-alto, profesional)		Agrupamiento: 2 (Medio-bajo)	
<i>Duración ECTS (créditos)</i>	Anual		10.3 ECTS (258 h.)	
<i>Distribución ECTS (rangos)</i>	Grupo Grande: 20% 52 horas	Seminario-Lab.: 20% 52 horas	Tutoría ECTS: 3% 7 horas	No presenciales: 57% 147 horas
<i>Descriptores (según BOE)</i>	Instrucciones: formato y direccionamiento. Sistema de memoria. Unidad de control. Sistema de E/S. Buses. Aumento de prestaciones.			
<i>Coordinador-Profesor/es</i>	José Luis Guisado Lizar (1) - Antonio Astillero Vivas (2)			
<i>Tutorías complementarias (1)</i>	Despacho: 15	Extensión: 2536	E-mail: jlguisado@unex.es	
	Sujetas a horario			
<i>Tutorías complementarias (2)</i>	Despacho: 14	Extensión: 2534	E-mail: aavivas@unex.es	
	Sujetas a horario			

Contextualización profesional

Conexión con los perfiles profesionales de la Titulación

La asignatura se relaciona con los tres perfiles profesionales de sistemas, de desarrollo software y de gestión e información de TICs.

La relación con el perfil de sistemas es clara. Dos de sus características básicas son modelar y diseñar sistemas informáticos. Para poder acometer esto con éxito en el mundo laboral es necesario tener un conocimiento muy profundo de la organización interna de un computador, es decir, de su arquitectura, así como de los diferentes componentes de los cuales está constituido y sus interrelaciones.

En cuanto a los perfiles de desarrollo software y de gestión e información de TICs, es imprescindible que todo ingeniero informático (independientemente de su perfil específico) tenga unos conocimientos claros de los aspectos señalados anteriormente (arquitectura y estructura interna de los computadores).

Adicionalmente, respecto al perfil de desarrollo software, una parte importante de la parte práctica de la asignatura está dedicada al estudio de las técnicas de programación de bajo nivel (lenguaje ensamblador), que aportan un conocimiento profundo de la interfaz software-hardware imprescindible para dominar en profundidad y sacar todo el rendimiento posible de la programación en lenguajes de alto nivel. Además, otra parte importante de la parte práctica de la asignatura se dedica al estudio de los lenguajes de programación para el diseño de hardware. La finalidad de este tipo de programación es el diseño, simulación y construcción de componentes hardware que forman parte de los computadores.

Contextualización curricular

Conexión con las competencias genéricas y específicas del Título

El objetivo global de la asignatura es el conocimiento y comprensión de la organización y estructura de un computador que soporta la ejecución de los programas de usuario, así como las alternativas de diseño y las medidas de rendimiento para evaluar sus prestaciones.

En este sentido, la asignatura se vincula a las siguientes competencias específicas de la titulación: 1, 3, 4, 6, 7, 8, 9, 10, 11, 14, 15, 16, 18, 20, 25, 27.

II. Objetivos

<i>Relacionados con competencias académicas y disciplinares</i>	<i>Vinculación</i>
Descripción	CET ⁱ
El objetivo global de la asignatura es el conocimiento y comprensión de la organización y estructura de un computador que soporta la ejecución de los programas de usuario, así como las alternativas de diseño y las medidas de rendimiento para evaluar sus prestaciones. Los objetivos específicos para alcanzar esta meta son:	15, 20
1. Conocer la importancia de la organización de un computador como una jerarquía de niveles y de los procesos de traducción e interpretación en cada uno de los niveles. Definiciones de estructura y arquitectura de un nivel.	1, 6, 9
2. Estudiar la arquitectura del repertorio de instrucciones de un procesador, o nivel ISA, destacando la importancia del mismo como interfaz crítico entre el software y el hardware, que surge como una solución de compromiso entre las características deseables para el software y los condicionantes impuestos por la tecnología.	6, 9, 10, 11
3. Estudiar cómo se mide el rendimiento de un computador y cuáles son las métricas más frecuentemente utilizadas, analizando sus ventajas e inconvenientes.	4, 10, 16, 25
4. Estudiar el diseño del procesador (ruta de datos y control) para ejecutar el repertorio de instrucciones. Diseño e implementación del camino de datos y técnicas de diseño de la unidad de control: control cableado y microprogramado.	1, 4, 10, 11, 18
5. Adquirir unos conocimientos básicos sobre segmentación como técnica de implementación para mejorar el rendimiento del procesador que explote el paralelismo a nivel de instrucciones. Diseño de un procesador segmentado.	4, 10, 16, 25
6. Estudiar la organización jerárquica del sistema de memoria de un computador, orientada a satisfacer las necesidades de los programadores que demanden una memoria grande y rápida. Estudio de los diferentes niveles de la jerarquía (memoria caché, principal y virtual), analizando aspectos tecnológicos y parámetros de diseño.	4, 9, 11, 16, 18, 27
7. Estudiar la organización del sistema de entrada/salida, su función y formas de conexión. Estudiar los métodos de sincronización básicos entre procesador y periféricos, así como los métodos de transferencia de datos entre memoria y dispositivos. Destacar el papel que juega el sistema operativo en la entrada/salida de un computador.	4, 9, 11, 16, 18, 27
8. Introducción a los conceptos avanzados de Arquitectura de Computadores, especificando hacia dónde pueden evolucionar los computadores actuales para conseguir mejoras en su rendimiento, planteando el estudio de algunas de las ideas que los diversos autores han aportado.	25,27
9. Adquirir experiencia práctica en el diseño de sistemas digitales complejos (y en particular, computadores), utilizando herramientas de diseño asistido por ordenador y lenguajes de descripción de hardware.	1, 4, 9, 14
10. Dominar la programación de computadores en lenguaje ensamblador, asimilando las técnicas específicas de programación a bajo nivel asociadas al diseño del procesador utilizado. Conocer y manejar adecuadamente las herramientas software necesarias.	1, 4, 9, 14
11. Adquirir experiencia práctica en la programación a bajo nivel en lenguaje ensamblador de procesadores segmentados, identificando las diferencias respecto a procesadores no segmentados y dominando las técnicas de programación orientadas a optimizar el rendimiento.	4, 10, 16, 25

<i>Relacionados con otras competencias personales y profesionales</i>	<i>Vinculación</i>
<i>Descripción</i>	<i>CET</i>
12. Potenciar la capacidad de análisis y de síntesis.	1
13. Potenciar la capacidad de razonamiento crítico.	14
14. Desarrollar la capacidad para resolver problemas.	7
15. Desarrollar la capacidad de aprendizaje autónomo.	16
16. Desarrollar la capacidad de gestión de la información (captación y análisis de la misma).	4
17. Desarrollar la capacidad para realizar una memoria técnica de calidad sobre un determinado desarrollo.	2, 3, 6, 8
18. Desarrollar la capacidad de expresión oral y de presentación en público de información técnica con rigor y claridad.	2, 3, 6
19. Desarrollar capacidades de trabajo en equipo.	6, 11, 15
20. Motivar la necesidad de actualización de conocimientos.	16, 17
21. Potenciar la capacidad de manejo de información técnica en lengua inglesa relativa al ámbito de estudio.	4, 5, 8

III. Contenidos

<i>Secuenciación de bloques temáticos y temas</i>
1. PROGRAMA DE TEORÍA
Tema 1. Introducción
<ul style="list-style-type: none">1.1. Definición de Arquitectura de Computadores1.2. Arquitectura del repertorio de instrucciones (ISA)1.3. Organización del computador<ul style="list-style-type: none">• Ejemplo de organización• Organización y Arquitectura1.4. Niveles de abstracción<ul style="list-style-type: none">• Representación multinivel• Estructura y función de cada nivel• Representación de los algoritmos1.5. Organización de un computador elemental<ul style="list-style-type: none">• Modelo de Von Neumann• Modelo de Harvard• Modelo de buses1.6. Influencias sobre la arquitectura
Tema 2. Arquitectura del repertorio de instrucciones
<ul style="list-style-type: none">2.1. Introducción2.2. Arquitectura del repertorio de instrucciones (ISA)<ul style="list-style-type: none">• ¿Qué debe especificar?• ¿Dónde está ISA?• Clasificación de ISA2.3. Las instrucciones<ul style="list-style-type: none">• Elementos de una instrucción• Representación de las instrucciones• Tipos de instrucciones• Número de instrucciones<ul style="list-style-type: none">a) Tipos de operandosb) Direccionamientosc) Formato de instrucciones2.4. Papel de los compiladores2.5. CISC – RISC<ul style="list-style-type: none">• CISC – ISA

- RISC - ISA

2.6. VLIW

2.7. Optimización de ISA

- MMX
- 3Dnow
- AltiVec

2.8. Uso de las instrucciones

- Lenguaje máquina
- Lenguaje ensamblador
- Proceso de ensamblaje
- El linker

Tema 3. Rendimiento y coste

3.1. Introducción

3.2. Rendimiento de un computador

3.3. Relación de medidas

3.4. MIPS

- Definición
- MIPS y errores en su utilización
- MIPS relativos

3.5. MFLOPS y errores

3.6. Programas para evaluar el rendimiento

- Benchmarks

3.7. Aceleración

3.8. Coste

- Coste de un circuito integrado
- Coste de los datos
- Coste del test y encapsulamiento

Tema 4. Transferencias entre registros y ruta de datos

4.1. Rutas de datos y operaciones

4.2. Operaciones de transferencias entre registros

4.3. Micro-operaciones

- Micro-operaciones aritméticas
- Micro-operaciones lógicas
- Micro-operaciones de desplazamiento

4.4. Transferencias basadas en multiplexores

4.5. Transferencias basadas en bus

- Buses triestados

- Transferencias de memoria

4.6. Rutas de datos

4.7. Unidad aritmético lógica

- Circuito aritmético
- Circuito lógico
- Unidad aritmético lógica

4.8. Desplazador

4.9. Multiplicación

- Multiplicación de números positivos. Algoritmos
- Multiplicación con signo. Algoritmo de Booth

4.10. División

4.11. Representación de rutas de datos

4.12. Palabras de control

4.13. Ruta de datos segmentadas

- Ejemplo de micro-operaciones en ruta de datos segmentada

Tema 5. El procesador. Ruta de datos y control.

5.1. Introducción

5.2. Máquinas ASM

- Gráfica ASM
- Ejemplo de diseño

5.3. Construcción de la ruta de datos

- Fases de búsqueda y decodificación
- Instrucciones aritmético-lógicas
- Instrucciones de transferencia de datos
- Instrucciones de salto

5.4. La ruta de datos completa

5.5. La unidad de control unicyclo

- Control de la UAL
- Unidad de control principal

5.6. Realización multiciclo

- Unicyclo frente a multiciclo
- Modificación de la ruta de datos
- Fases de ejecución de las instrucciones

5.7. Lógica cableada

- Identificación de las señales de control
- Activación de las señales de control
- Método de la tabla de estados
- Gráfica ASM

- Contador de fases

5.8. Microprogramación

- Introducción
- Secuenciamiento de los microprogramas
- Codificación de las microinstrucciones

5.9. Excepciones

- Introducción
- Implementación
- Tratamiento en la máquina de estados

Tema 6. Procesamiento segmentado

6.1. Concepto de segmentación

6.2. Incremento de velocidad

6.3. Modificación de la ruta de datos

6.4. Introducción a los riesgos de la segmentación

- Riesgos estructurales
- Riesgos por dependencia de datos
- Riesgos de control

6.5. Diseño del procesador segmentado

- Comparación de la máquina unicyclo, multiciclo y segmentada
- Uso de las unidades funcionales
- Registros de segmentación
- Ruta de datos segmentada y señales de control
- Ejecución de instrucciones

6.6. Riesgos de la segmentación

- Dependencias de datos RAW
- Dependencias de control
- Dependencias de recursos y WAW
- Técnicas para su solución

6.7. Ejemplo de procesamiento segmentado

6.8. Estudio de un procesador segmentado real

Tema 7. Sistema de memoria

7.1. El sistema de memoria

- Conceptos fundamentales. Estructura interna y conexión a la CPU
- Características principales
- Clasificación de las memorias
- Jerarquía de memoria

7.2. Objetivo de la jerarquía de memoria

7.3. Memoria virtual

- Definición
- Principio de localidad
- Tamaño y naturaleza de los bloques
 - a) Paginación
 - b) Segmentación
 - c) Segmentación paginada
- Tamaño de página óptimo
- Algoritmo de reemplazo de páginas
- Paginación por petición y prepaginación
- Técnica para traducción rápida de direcciones

7.4. Sistema de memoria caché

- Modos de conexión
- Elementos de diseño de la memoria caché
 - a) Tamaño de la caché
 - b) Organización asociativa
 - c) Organización directa
 - d) Organización asociativa por conjuntos
- Coherencia o consistencia
- Rendimiento de la memoria caché

7.5. Ejemplo de organización real de memoria caché

Tema 8. Sistema de entrada / salida

8.1. Dispositivos externos

8.2. Estructuras de interconexión

- Tipos de transferencias demandadas
- Interconexión con buses
 - a) Estructura del bus
 - b) Funcionamiento del bus. Realización física
 - c) Jerarquía de buses
 - d) Arquitectura de buses
 - e) Elementos de diseño de un bus

8.3. Organización de la entrada / salida

- Interfaces de entrada / salida
- Bus de entrada / salida y módulo interfaz
- Bus de entrada / salida y procesador
- Comandos de entrada / salida
- Bus de entrada / salida y bus de memoria

- a) Procesador de entrada / salida
 - b) Entrada / salida aislada
 - c) Entrada / salida aplicada en memoria
- Estructura de un módulo interfaz
- 8.4. Transferencia de datos
- Transferencias síncronas
 - Transferencias asíncronas
- 8.5. Modos de transferencia
- Entrada / salida programada
 - Entrada / salida iniciada por interrupciones
 - Entrada / salida por acceso directo a memoria
- 8.6. Procesador de entrada / salida
- 8.7. La interfaz externa. SCSI, USB, Firewire

Tema 9. Conceptos avanzados

- 9.1. Introducción
- 9.2. Clasificación de Flynn de los computadores
- 9.3. Computadores SIMD, MIMD
- 9.4. Memorias centralizadas y memorias distribuidas
- 9.5. Procesadores de propósito especial
- 9.6. Riesgos y planificación
- 9.7. Predicción dinámica
- 9.8. Aumento del nivel de ILP mediante envío múltiple de instrucciones
- 9.9. Soporte hardware para aumento del ILP
- 9.10. Estudios de diferentes ILP

2. PROGRAMA DE PRÁCTICAS

Para la consecución de los objetivos prácticos a desarrollar en el laboratorio, de acuerdo con los objetivos específicos que se pretenden satisfacer y teniendo en cuenta las recomendaciones indicadas al desarrollar cada uno de los temas pertenecientes al programa detallado de teoría, se realizarán 3 grupos de prácticas en el laboratorio:

Grupo I. Lenguajes de descripción hardware. VHDL

Objetivos:

En este grupo de prácticas se pretende obtener una introducción a los temas fundamentales vinculados a la utilización del lenguaje VHDL. Se tratarán los conceptos iniciales relacionados con los fundamentos de la sintaxis, describiendo los mecanismos de simulación y técnicas de modelado.

El alumno deberá demostrar sus conocimientos tanto en la comprensión del carácter secuencial y concurrente del lenguaje VHDL, como del hardware que describe, así como del manejo de la herramienta de simulación utilizada.

Otro objetivo subyacente para este grupo de prácticas radica en dotar al alumno de una base inicial teórico-práctica para poder seguir con éxito la asignatura optativa de "Diseño Automático de Sistemas".

Grupo II. Programación en ensamblador del simulador del procesador MIPS R2000
<p>Objetivos:</p> <p>Con la realización de los ejercicios prácticos que conforman esta práctica, el alumno debe demostrar sus conocimientos en programación en lenguaje ensamblador de una máquina de tipo load/store (MIPS R2000), con la dificultad del manejo de tipos de datos compuestos a nivel de programación en lenguaje máquina, en comparación con el manejo de dichos tipos de datos en un lenguaje de programación de alto nivel.</p> <p>Asimismo, deberá ser capaz de diferenciar entre las arquitecturas RISC y CISC y realizar un breve estudio comparativo del rendimiento de dos computadores representativos de las dos arquitecturas.</p> <p>Para el desarrollo de este grupo de prácticas utilizaremos el programa PCSpim, simulador de libre distribución que permite programar en lenguaje ensamblador de los procesadores RISC MIPS R2000-R3000, ampliamente utilizado en entornos académicos. Nos apoyaremos en la experiencia adquirida por el alumno en la programación en lenguaje ensamblador de computadores basados en la arquitectura Intel IA32, en las prácticas desarrolladas en la asignatura de Introducción a los Computadores.</p>
Grupo III. Procesamiento segmentado. Riesgos y su solución
<p>Objetivos:</p> <p>Los objetivos fundamentales de este grupo de prácticas son: la utilización de una arquitectura segmentada por parte del alumno, que consiga destacar las diferencias más importantes con respecto a una arquitectura no segmentada (que estudió en el tema 4), el estudio de las condiciones que originan los diferentes riesgos, las soluciones aportadas y el estudio del rendimiento en las diferentes soluciones propuestas.</p> <p>Para alcanzar estos objetivos, se utilizará un simulador de la arquitectura DLX, WinDLX, de libre distribución y fácil de utilizar, de forma que al alumno no le interfiera el manejo del entorno de simulación con los objetivos que debe alcanzar.</p> <p>Las prácticas que componen este grupo tercero constan de un grupo de preguntas, de las cuales el profesor debe resolver la primera parte, quedando las demás cuestiones para que el alumno aplique lo aprendido en la clase teórica sobre procesamiento segmentado y los conocimientos adquiridos en la parte inicial del ejercicio práctico.</p> <p>Para su evaluación el alumno debe entregar todo el conjunto de cuestiones perfectamente resueltas, tanto las realizadas por el profesor, como aquellas que debe llevar a cabo en el laboratorio.</p>

<i>Interrelación</i>			
Requisitos (Rq) y redundancias (Rd)		Tema	Procedencia
Conocimiento de los fundamentos de la estructura y funcionamiento de los computadores	Rq	Todos	Introducción a los Computadores (1°)
Conocimientos básicos de electrónica digital	Rq	Todos	Sistemas Digitales (1°)
Conocimiento de técnicas de diseño de algoritmos y su implementación en programas usando lenguajes de programación	Rq	Todos	Elementos de Programación (1°)
Conocimiento de los fundamentos físicos básicos para comprender el funcionamiento de los dispositivos que componen un computador	Rq	Todos	Fundamentos Físicos de la Informática (1°)
Conocimientos prácticos de diseño de programas: descomposición modular y documentación	Rq	Todos	Laboratorio de Programación I (1°)
Conocimientos de álgebra y matemática discreta	Rq	Todos	Álgebra (1°), Matemática Discreta (2°)

IV. Metodología docente y plan de trabajo del estudiante

<i>Actividades de enseñanza-aprendizaje</i>				<i>Vinculación</i>	
<i>Descripción y secuenciación de actividades</i>	<i>Tipoⁱⁱ</i>		<i>Dⁱⁱⁱ</i>	<i>Tema</i>	<i>Objet.</i>
1. Presentación del Plan docente de la asignatura	GG	C-E, I	1	1-9	Todos
2. Explicación y discusión en clase	GG	T, II	2	1	1, 12, 13, 20, 21
3. Estudio de los contenidos explicados	NP	T, II	2	1	1, 12, 13, 15, 16, 20, 21
4. Explicación y discusión en clase	GG	T, II	4	2	2, 12, 13, 20, 21
5. Estudio de los contenidos explicados	NP	T, II	4	2	2, 12, 13, 15, 16, 20, 21
6. Resolución de casos y problemas típicos	GG	T-P, VII	3	2	2, 13, 14
7. Estudio de los contenidos explicados y resolución de problemas similares	NP	T-P, VII	6	2	2, 12-16, 20, 21
8. Realización de prácticas. Grupo I: Lenguajes de descripción hardware. VHDL. Explicación y discusión en clase.	S	P, V	8	1-5	1, 2, 4, 9, 12-21
9. Realización y autocorrección por grupos de ejercicios propuestos del grupo I de prácticas	S	P, IV-V	13	1-5	1, 2, 4, 9, 12-21
10. Trabajo por grupos en la actividad anterior	NP	P, IV-V	13	1-5	1, 2, 4, 9, 12-21
11. Presentación y explicación del tema propuesto para la memoria del grupo I de prácticas	S	P, VI	2	1-5	1, 2, 4, 9, 12-21
12. Realización de una memoria del grupo I de prácticas sobre el tema propuesto	S	P, VI	2	1-5	1, 2, 4, 9, 12-21
13. Trabajo individual en la actividad anterior	NP	P, VI	10	1-5	1, 2, 4, 9, 12-21
14. Tutorización y evaluación de la actividad anterior	Tut	P, VI	2	1-5	1, 2, 4, 9, 12-21
15. Defensa de la memoria de prácticas	S	C-E, I	1	1-5	1, 2, 4, 9, 12-21
16. Explicación y discusión en clase	GG	T, II	3	3	3, 12, 13, 20, 21
17. Estudio de los contenidos explicados	NP	T, II	3	3	3, 12, 13, 15, 16, 20, 21
18. Resolución de casos y problemas típicos	GG	T-P, VII	4	3	3, 13, 14
19. Estudio de los contenidos explicados y resolución de problemas similares	NP	T-P, VII	8	3	3, 12-16, 20, 21
20. Explicación y discusión en clase	GG	T, II	5	4	4, 12, 13, 20, 21
21. Estudio de los contenidos explicados	NP	T, II	5	4	4, 12, 13, 15, 16, 20, 21
22. Realización de prácticas. Grupo II: Programación en ensamblador del simulador del procesador MIPS R2000. Explicación y discusión en clase	S	P, V	4	1-5	1, 2, 4, 10, 12-21
23. Realización y autocorrección por grupos de ejercicios propuestos del grupo II de prácticas	S	P, IV-V	11	1-5	1, 2, 4, 10, 12-21
24. Trabajo por grupos en la actividad anterior	NP	P, IV-V	11	1-5	1, 2, 4, 10, 12-21
25. Presentación y explicación del tema propuesto para la memoria del grupo II de prácticas	S	P, VI	1	1-5	1, 2, 4, 10, 12-21
26. Realización de una memoria del grupo II de prácticas sobre el tema propuesto	S	P, VI	2	1-5	1, 2, 4, 10, 12-21
27. Trabajo individual en la actividad anterior	NP	P, VI	8	1-5	1, 2, 4, 10, 12-21
28. Tutorización y evaluación de la actividad anterior	Tut	P, VI	2	1-5	1, 2, 4, 10, 12-21
29. Defensa de la memoria de prácticas	S	C-E, I	1	1-5	1, 2, 4, 10, 12-21
30. Estudio y preparación del examen parcial	NP	T-P, VII	20	1-4	Todos

31. Examen parcial	GG	C-E, I	3	1-4	Todos
32. Explicación y discusión en clase	GG	T, II	6	5	4, 12, 13, 20, 21
33. Estudio de los contenidos explicados	NP	T, II	6	5	4, 12, 13, 15, 16, 20, 21
34. Explicación y discusión en clase	GG	T, II	3	6	5, 12, 13, 20, 21
35. Estudio de los contenidos explicados	NP	T, II	3	6	5, 12, 13, 15, 16, 20, 21
36. Realización de prácticas. Grupo III: Procesamiento segmentado. Riesgos y su solución. Explicación y discusión en clase	S	P, V	1	1-6	1, 2, 4, 11, 12-21
37. Presentación y explicación del tema propuesto para la memoria del grupo III de prácticas	S	P, IV-VI	1	1-6	1, 2, 4, 11, 12-21
38. Realización de una memoria del grupo III de prácticas sobre el tema propuesto	S	P, IV-VI	4	1-6	1, 2, 4, 11, 12-21
39. Trabajo individual en la actividad anterior	NP	P, IV-VI	4	1-6	1, 2, 4, 11, 12-21
40. Tutorización y evaluación de la actividad anterior	Tut	P, IV-VI	1	1-6	1, 2, 4, 11, 12-21
41. Defensa de la memoria de prácticas	S	C-E, I	1	1-6	1, 2, 4, 11, 12-21
42. Explicación y discusión en clase	GG	T, II	4	7	6, 12, 13, 20, 21
43. Estudio de los contenidos explicados	NP	T, II	4	7	6, 12, 13, 15, 16, 20, 21
44. Resolución de casos y problemas típicos	GG	T-P, VII	4	7	6, 13, 14
45. Estudio de los contenidos explicados y resolución de problemas similares	NP	T-P, VII	8	7	6, 12-16, 20, 21
46. Explicación y discusión en clase	GG	T, II	3	8	7, 12, 13, 20, 21
47. Estudio de los contenidos explicados	NP	T, II	3	8	7, 12, 13, 15, 16, 20, 21
48. Planteamiento de un trabajo en grupo sobre un tema de la materia	GG	T-P, VII	1	9	Todos
49. Trabajo por grupos en la actividad anterior	NP	T-P, VII	9	9	Todos
50. Tutorización y evaluación de la actividad anterior	Tut	T-P, VII	2	9	Todos
51. Exposición pública del trabajo anterior por parte de los alumnos	GG	T-P, VII	4	9	Todos
52. Estudio y preparación del examen final	NP	T-P, VII	20	1-9	Todos
53. Examen final	GG	C-E, I	3	1-9	Todos

<i>Distribución del tiempo (ECTS)</i>			<i>Dedicación del alumno</i>		<i>Dedicación del profesor</i>	
<i>Distribución de actividades</i>		<i>Nº alumnos</i>	<i>H. presenciales</i>	<i>H. no presenc.</i>	<i>H. presenciales</i>	<i>H. no presenc.</i>
Grupo grande (Más de 20 alumnos)	Coordinac./evaluac. (I)	60	7	-	7	10+60+6=76
	Teóricas (II y III)	60	45	52	45	23
	Prácticas (IV, V y VI)	60	-	-	-	-
	Subtotal	60	52	52	52	99
Seminario- Laboratorio (6-20 alumnos)	Coordinac./evaluac. (I)	20	3	-	9	6+60x3x0,3=66
	Teóricas (II y III)	20	-	-	-	-
	Prácticas (IV, V y VI)	20	49	46	147	3x49x0,5=74
	Subtotal	20	52	46	156	140
Tutoría ECTS (1-5 alumnos)	Coordinac./evaluac. (I)	5	-	-	-	(T):12x0,3=4
	Teóricas (II y III)	5	2	9	24	4
	Prácticas (IV, V y VI)	5	5	-	60	9
	Subtotal	5	7	9	84	17
Tutoría comp. y preparación de ex. (VII)		1		40	40	-
Totales 258 (10.3 ECTS)			111 (4.4 ECTS)	147 (5.9 ECTS)	332	256

Otras consideraciones metodológicas

La metodología empleada en cada una de las actividades, se encuentra descrita a continuación, dentro del apartado "Actividades e instrumentos de evaluación".

V. Evaluación

<i>Criterios de evaluación</i>	<i>Vinculación</i>	
	<i>Descripción</i>	<i>Objetivo</i>
1. Demostrar la adquisición y comprensión de los principales conceptos de la asignatura. Organizar y relacionar entre sí las distintas ideas.	1-11, 12, 13, 15, 16, 20	60 %
2. Exponer por escrito los conceptos y razonamientos con claridad, orden y concisión. Se valorará la corrección de la expresión escrita, incluyendo la redacción, sintaxis, ortografía y presentación de los manuscritos	17	
3. Resolver problemas aplicando conocimientos teóricos y basándose en datos prácticos. Incluir una explicación concisa de los cálculos realizados en los problemas.	1-16, 19	
4. Participar activamente en la resolución de problemas y ejercicios prácticos en clase.	1-16, 19	
5. Preparar una memoria técnica sobre un desarrollo práctico referente a la asignatura, cumpliendo las especificaciones indicadas en una "Guía de elaboración". Se valorará el grado de profesionalidad en la presentación de las memorias de prácticas, así como la corrección de la expresión escrita (criterio 2).	9-11, 15-17	30 %
6. Realizar desarrollos prácticos propuestos, demostrando el correcto funcionamiento del sistema, de acuerdo con las especificaciones planteadas. Defender oralmente la práctica realizada, demostrando la comprensión y dominio de la materia, plasmados en la capacidad de realizar modificaciones propuestas sobre la práctica. Se valorará la claridad y rigor de la expresión oral en la presentación de la práctica realizada.	9-11, 15-17, 18	
7. Preparar con rigor un trabajo monográfico de revisión bibliográfica sobre un tema propuesto de la asignatura.	Todos	10 % (NR)
8. Demostrar la capacidad de búsqueda de información en diferentes medios (biblioteca, Internet, etc.).	15, 16, 19-21	
9. Demostrar la capacidad de análisis y síntesis de la información, así como la coherencia interna en su presentación.	Todos	
10. Preparar una presentación con diapositivas (usando el programa Powerpoint) como apoyo a la presentación oral. Se valorará la claridad y coherencia en el diseño de la presentación.	18, 19	
11. Exponer en clase el trabajo monográfico realizado, apoyándose en la presentación con diapositivas preparada. Se valorará la claridad y rigor en la presentación oral, en público, de la información.	18, 19	

<i>Actividades e instrumentos de evaluación</i>		
Parte teórica: Exámenes parcial y final	EXÁMENES: Los exámenes consistirán en pruebas escritas donde el alumno tiene que desarrollar cuestiones de tipo teórico o teórico-práctico, que podrán ser de desarrollo extenso o bien de respuesta corta, así como resolver problemas. Se ofrecerá la posibilidad (que decidirán los alumnos mediante votación en clase) de realizar un examen parcial correspondiente al primer cuatrimestre, en fecha a fijar durante los meses de febrero o marzo. Dicho parcial sólo eliminará materia para la convocatoria de junio.	60%
Parte teórica: Trabajo monográfico	TRABAJO MONOGRÁFICO: Se realizará en grupos de 3 ó 4 componentes, acerca de un tema propuesto por el profesor. El objetivo del trabajo será la recogida, análisis y síntesis de información sobre dicho tema. Los productos a realizar serán un trabajo escrito y una presentación con diapositivas usando el programa "Powerpoint". Será obligatoria la asistencia de todos los miembros del grupo a dos reuniones de trabajo con el profesor dentro del horario de tutorías ECTS, para discutir el proyecto preliminar del trabajo y hacer un seguimiento de su realización. Deberán presentar en la primera una copia en papel del proyecto preliminar del trabajo y llevar a las reuniones toda la bibliografía que se utilizará. El trabajo deberá ser presentado en clase, dividido en partes iguales a exponer por cada uno de los componentes, apoyándose en la presentación en "Powerpoint" previamente entregada. Las fechas de entrega y exposición en clase serán indicadas por el profesor.	10% (NR)
Parte práctica:	PARTE PRÁCTICA DE LA ASIGNATURA: La calificación de cada grupo de prácticas estará compuesta de los siguientes apartados:	Ponderación de cada apartado:
	<ul style="list-style-type: none"> Elaboración de una memoria de la práctica propuesta, de acuerdo con las directrices expuestas en la "Guía de Elaboración". Para cada grupo de prácticas habrá una única fecha de entrega de la memoria correspondiente (y defensa en su caso), que será anunciada por los profesores con la suficiente antelación. No habrá recogida extraordinaria de prácticas en junio. 	70 %
	<ul style="list-style-type: none"> (Si nota memoria > 4.0): Defensa de la práctica. Exposición oral de la realización de la práctica, su contenido, métodos utilizados, dificultades encontradas, soluciones planteadas, etc. Se podrá plantear la realización por el alumno en un tiempo prefijado de una modificación propuesta por el profesor a la práctica desarrollada inicialmente. Se calificará como apto o no apto, siendo imprescindible superarla para aprobar cada grupo de prácticas. 	--
	<ul style="list-style-type: none"> Trabajo realizado por el alumno en el laboratorio, plasmado en la resolución de los ejercicios propuestos: <ul style="list-style-type: none"> Se realizará en grupos de 3 componentes, en horas lectivas y no lectivas. Cada grupo entregará los ejercicios propuestos en la fecha y hora indicados. Estos no se devolverán, ya que sirven para justificar parte de la nota. Los alumnos deben fotocopiar los ejercicios para posteriormente ser autocorregidos en clase y entregados al profesor. La autocorrección se realizará por un grupo distinto, según los criterios indicados en la puesta en común, con la siguiente escala de 0 a 3: <ul style="list-style-type: none"> 0: Mal 1: Regular 2: Bien 3: Muy bien <p>Calificación: Se aplicará sólo a aquellos alumnos que hayan entregado más del 60% del total de ejercicios propuestos (incluyendo tanto la resolución como la autocorrección).</p>	30 % (NR)
	Nota final de la parte práctica de la asignatura: Para superar la parte práctica será imprescindible obtener una nota igual o superior a 5,0 en cada uno de los tres grupos de prácticas de que se compone. En ese caso, la nota de la parte práctica será la media aritmética de las notas de los tres grupos de prácticas.	
Cada alumno deberá entregar al profesor, durante las dos primeras semanas del curso, una ficha rellena con sus datos personales y una fotografía.		

Para superar la asignatura será imprescindible haber obtenido una nota igual o superior a 5,0 en la parte práctica de la misma y una nota igual o superior a 4,5 en la parte teórica (examen). En ese caso, se calculará la nota media teniendo en cuenta la ponderación indicada. La nota media final deberá ser igual o superior a 5,0.

En caso de superar en la convocatoria de junio la parte teórica pero no la parte práctica, dicho aprobado se mantendrá hasta la convocatoria de septiembre.

En caso de suspender la asignatura en una de las convocatorias oficiales del curso, pero tener aprobada la parte práctica de la asignatura, dicho aprobado se mantendrá para el resto de convocatorias de ese curso (septiembre, diciembre y febrero).

Las actividades marcadas como NR (no recuperables) no permiten evaluación extraordinaria, es decir, sólo serán evaluadas en la convocatoria ordinaria de junio. Si son superadas, su calificación se mantendrá para el resto de convocatorias de ese curso (septiembre, diciembre y febrero).

VI. Bibliografía

Bibliografía de apoyo seleccionada

[Pat00]: D. A. Patterson, J.L. Hennessy, "Estructura y Diseño de Computadores", Volúmenes 1, 2 y 3. Ed. Reverté, 2000.
[Sta00]: W. Stallings, "Organización y Arquitectura de Computadores". 5ª edición. Ed. Prentice Hall, 2000.

Bibliografía o documentación de ampliación

[Mor05]: M. Morris Mano, C. R. Kime, "Fundamentos de Diseño Lógico y Computadoras". Ed. Pearson-Prentice Hall, 2005.
[Tan00]: A. Tanenbaum, "Organización de Computadoras. Un Enfoque Estructurado". 4ª edición. Ed. Prentice Hall, 2000.
[Ort05]: J. Ortega, M. Anguita, A. Prieto, "Arquitectura de Computadores". Ed. Thomson, 2005.
[Ang03]: J.M. Angulo, J. García, I. Angulo, "Fundamentos y Estructura de Computadores". Ed. Thomson, 2003.
[Hen03]: J.L. Hennessy, D. A. Patterson, "Computer Architecture. A Quantitative Approach". 3rd edition. Morgan Kaufmann Publishers, 2003. (Versión en castellano de una edición anterior, menos actualizada: [Hen93]: J.L. Hennessy, D. A. Patterson, "Arquitectura de Computadores. Un Enfoque Cuantitativo". Ed. Mc. Graw Hill, 1993).
[Ham03]: V.C. Hamacher, Z. Vranesic, S. Zaky, "Organización de Computadoras". Ed. McGraw-Hill, 2003.
[Mur00]: M.J. Murdocca, V.P. Heuring, "Principles of Computer Architecture". Ed. Prentice-Hall, 2000.
[Mig04]: P. de Miguel, "Fundamentos de los Computadores". 9ª edición. Ed. Thomson, 2004.
[Par04]: F. Pardo, J.A. Boluda, "VHDL. Lenguaje para síntesis y modelado de circuitos". Ed. Ra-Ma, 2004.
[Alf02]: S. Alfonso, E. Soto, S. Fernández, "Diseño de Sistemas Digitales con VHDL". Ed. Thomson, 2002.

Sitio web de la asignatura: <http://cum.unex.es/profes/profes/jlguisado>

Enlaces sobre Arquitectura y Tecnología de Computadores: <http://atc.ugr.es/~acanas/arquitectura.html>

Sitio web del libro [Sta00]: <http://williamstallings.com/COA6e.html>

Computer Architecture Tutorial: <http://www.cs.iastate.edu/~prabhu/Tutorial/title.html>

The Computer Architecture and Assembly Language Education Homepage: <http://www.sosresearch.org/caale>

Wikipedia: "CPU Design": http://en.wikipedia.org/wiki/CPU_design

Webopedia: Online Dictionary for Computer and Internet Terms: <http://www.webopedia.com>

A complete illustrated Guide to the PC Hardware: <http://www.karbosguide.com>

Ace's Hardware: <http://www.aceshardware.com>

Sitio web de la herramienta VHDL Simili Symphony EDA: <http://www.symphonyeda.com>

Sitio web de SPIM, simulador del procesador MIPS: <http://www.cs.wisc.edu/~larus/spim.html>

Códigos.-

ⁱ *CET: Competencias Específicas del Título.*

ⁱⁱ *Tipos de actividades:* GG (Grupo Grande); S (Seminario o Laboratorio); Tut (Tutoría ECTS); No presenciales (NP); C-E, I (Coordinación o evaluación); T, II (Teórica de carácter expositivo o de aprendizaje a partir de documentos); T, III (Teórica de discusión); P, IV (Prácticas basadas en la solución de problemas); P, V (Prácticas basadas en la observación, experimentación, aplicación de destrezas, estudio de casos...); P, VI (Prácticas con proyectos o trabajos dirigidos); T-P, VII (Otras teórico-prácticas).

ⁱⁱⁱ *D: Duración* en sesiones de 1 hora de trabajo presencial o no presencial (considerando en cada hora 50-55 minutos de trabajo neto y 5-10 de descanso).

^{iv} *CC: Criterios de Calificación* (ponderación del criterio de evaluación en la calificación cuantitativa final).